

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-046255

(43)Date of publication of application : 14.02.2003

(51)Int.Cl.

H05K 3/46

H01L 23/12

H01L 25/00

(21)Application number : 2001-232904

(71)Applicant : NGK SPARK PLUG CO LTD

(22)Date of filing : 31.07.2001

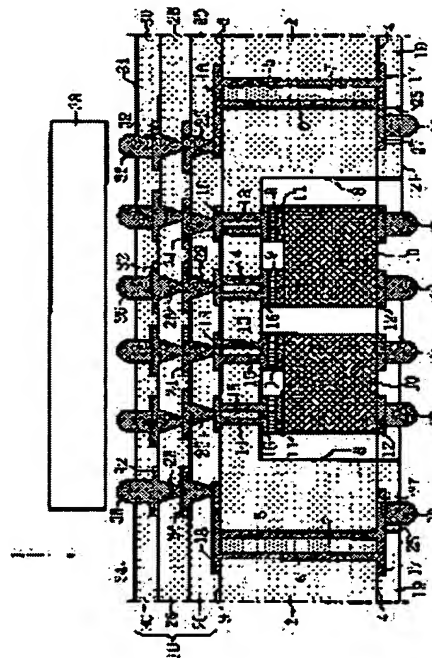
(72)Inventor : OTA SUMIO  
MATSUSHIMA MICHIIRO

## (54) WIRING BOARD

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a wiring board that packages or incorporates an electronic component at a recess that is open at the back side of a core substrate, and has stable inner electric characteristics.

**SOLUTION:** A wiring board 1 is equipped with a core substrate 2 having a front 3 and a rear 4, a recess 8 that is open at the side of a rear 4 in the core substrate 2, a chip capacitor (an electronic component) 10 that is packaged by connecting an electrode 11 projecting to the side of the front 3 to electronic component connection wiring 16 that is formed on the bottom surface of the recess 8, and a connection terminal 27 that is formed on the back 4 of the core substrate 2. In this case, there are the electrode 12 projecting at the side of the rear 4 of the chip capacitor 10, and the connection terminal 27 at the side of the rear 4 in the thickness direction of the wiring board 1 nearly at the same height.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2003-46255

(P2003-46255A)

(43) 公開日 平成15年2月14日 (2003.2.14)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード(参考)

H 0 5 K 3/46

H 0 5 K 3/46

Q 5 E 3 4 6

H 0 1 L 23/12

H 0 1 L 25/00

B

25/00

23/12

B

審査請求 未請求 請求項の数 3 O L (全 10 頁)

(21) 出願番号 特願2001-232904(P2001-232904)

(22) 出願日 平成13年7月31日(2001.7.31)

(71) 出願人 000004547

日本特殊陶業株式会社

愛知県名古屋市瑞穂区高辻町14番18号

(72) 発明者 太田 純雄

愛知県名古屋市瑞穂区高辻町14番18号 日

本特殊陶業株式会社内

(72) 発明者 松島 理浩

愛知県名古屋市瑞穂区高辻町14番18号 日

本特殊陶業株式会社内

(74) 代理人 100098615

弁理士 鈴木 学

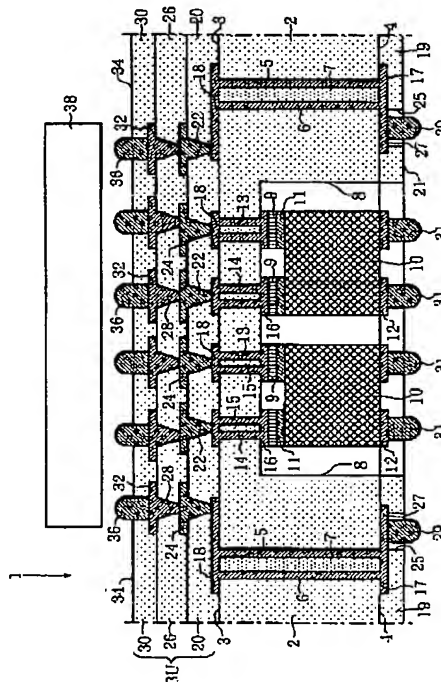
最終頁に続く

(54) 【発明の名称】 配線基板

(57) 【要約】

【課題】 コア基板の裏面側に開口する凹部に電子部品を実装または内蔵し且つ内部の電気的特性が安定する配線基板を提供する。

【解決手段】 表面3および裏面4を有するコア基板2と、かかるコア基板2においてその裏面4側に開口する凹部8と、この凹部8の底面に成形した電子部品接続配線16に表面3側に突出する電極11を接続して実装されるチップコンデンサ(電子部品)10と、上記コア基板2の裏面4に形成した接続端子27と、を備え、上記チップコンデンサ10の裏面4側に突出する電極12と上記裏面4側の接続端子27とが配線基板1の厚み方向においてほぼ同じ高さにある、配線基板1。



## 【特許請求の範囲】

【請求項1】表面および裏面を有するコア基板と、  
上記コア基板においてその裏面側に開口する凹部と、  
上記コア基板の凹部にかかる凹部の底面に成形した電子  
部品接続配線に表面側に突出する電極を接続して実装ま  
たは内蔵される電子部品と、  
上記コア基板の裏面またはかかる裏面側に形成した接続  
端子と、を備え、  
上記電子部品の裏面側に突出する電極と上記裏面側の接  
続端子とが配線基板の厚み方向においてほぼ同じ高さにある、ことを特徴とする配線基板。

【請求項2】前記コア基板の表面上方および裏面下方の  
少なくとも一方に、複数の配線層および複数の絶縁層を  
交互に積層したビルドアップ層が形成されていると共に、  
前記コア基板の裏面側における接続端子は上記裏面  
側のビルドアップ層の下方に形成されている、ことを特  
徴とする請求項1に記載の配線基板。

【請求項3】前記コア基板の裏面またはかかる裏面側に  
形成した接続端子および前記電子部品の裏面側に突出す  
る電極には、先端の位置がほぼ同じとなる導体ピンがそ  
れぞれ接続されている、  
ことを特徴とする請求項1または2に記載の配線基板。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、コア基板の裏面側  
に開口する凹部に電子部品を実装または内蔵する配線基  
板に関する。

【0002】

【従来の技術】コア基板の裏面側に開口する凹部に電子  
部品を実装する配線基板80が提案されている。かかる  
配線基板80は、図6に示すように、表面82および裏  
面83を有する第1の絶縁基材81と表面86および裏  
面87を有する第2の絶縁基材85とを接着層84を介  
して積層および接着したコア基板Kと、かかるコア基板  
Kの表面82上方に形成したビルドアップ層BU1と、  
コア基板Kの裏面87下方に形成したビルドアップ層B  
U2と、を含む。コア基板Kは、その裏面87側に開口  
する凹部88にチップコンデンサ(電子部品)90を実装  
している。

【0003】図6中の左右に示すように、コア基板Kを  
形成する第1の絶縁基材81の表面82と第2の絶縁基  
材85の裏面87との間には、スルーホール91が貫通  
し、その内側にはスルーホール導体92および充填樹脂  
93が形成されている。また、図6の中央に示すよう  
に、凹部88の真上に位置する第1の絶縁基材81に  
は、その表面82と裏面83との間を貫通するスルーホ  
ール94と、その内側に形成したスルーホール導体95  
および充填樹脂96とが位置している。かかるスルーホ  
ール導体95の下端に接続し且つ凹部88の底面(天井  
面)に位置する電子部品接続配線89には、ハンダ11

9を介して上記コンデンサ90の図示しない電極が接続  
され、これにより当該コンデンサ90を凹部88内に実  
装している。

【0004】図6に示すように、コア基板Kの表面82  
には、上記スルーホール導体92、95の上端と接続す  
る所定パターンの配線層98が形成され、これらの上方  
に絶縁層100、106、112と配線層104、11  
0とを交互に積層したビルドアップ層BU1が形成され  
ている。配線層98、104、110間には、これらを  
接続するビア導体102、108が配置される。また、  
最上層の絶縁層(ソルダーレジスト層)112には、第1  
主面114に開口する複数の開口部116が形成され、  
それらの底面に露出する配線層110から延びた配線  
(パッド)上には、複数のハンダボール118が個別に配  
置される。かかるハンダボール118は、図6に示すよ  
うに、配線基板80の第1主面114の上方に実装され  
る半導体素子120の図示しない接続端子と個別に接続  
される。

【0005】図6に示すように、コア基板Kの裏面87  
には、前記スルーホール導体92の下端と接続する所定  
パターンの配線層97が形成され、その下方に絶縁層9  
9、105、111と配線層103、109とを交互に  
積層したビルドアップ層BU2が形成されている。配線  
層97、103、109間には、これらを接続するビア  
導体101、107が配置される。また、最下層の絶縁  
層(ソルダーレジスト層)111には、第2主面113に  
開口する開口部115が複数形成され、それらの底面に  
露出する配線層109から延びた配線には、ハンダボ  
ール117が個別に配置される。かかるハンダボール11  
7は、当該配線基板80自体を搭載する図示しないマザ  
ーボードなどのプリント基板との導通に活用される。以  
上のような配線基板80では、凹部88に実装したチッ  
プコンデンサ90と第1主面114の上に実装した半導  
体素子120との距離が短くできるため、かかる導通経  
路における電気的特性が安定し且つ半導体素子120の  
同時スイッチングノイズを低減できる利点を有する。

【0006】

【発明が解決すべき課題】しかしながら、配線基板80  
では、チップコンデンサ90は、図6に示すように、前  
記配線89、スルーホール導体95、配線層98、ス  
ルーホール導体92、配線層97、103、109、ビア  
導体101、107、およびハンダボール117などを  
経るように長く迂回する経路を介して、前記マザーボ  
ードなどと導通される。このため、前記チップコンデ  
ンサ90に給電する際には、上記のような長い導通経路  
を介するので、かかる経路における抵抗やインダクタ  
ンスが高くなるなど電気的特性が不安定になる、とい  
う問題点があった。本発明は、以上に説明した従来  
の技術における問題点を解決し、コア基板の裏面側に  
開口する凹部に電子部品を実装または内蔵し且つ内部  
の電気的特性が安定

する配線基板を提供する、ことを課題とする。

【0007】

【課題を解決するための手段】本発明は、上記課題を解決するため、コア基板の裏面側に開口する凹部に電子部品を実装または内蔵する電子部品の電極を、マザーボードなどと直に接続可能とする、ことに着想して成されたものである。即ち、本発明の配線基板(請求項1)は、表面および裏面を有するコア基板と、上記コア基板においてその裏面側に開口する凹部と、上記コア基板の凹部にかかる凹部の底面に成形した電子部品接続配線に表面側に突出する電極を接続して実装または内蔵される電子部品と、上記コア基板の裏面またはかかる裏面側に形成した接続端子と、を備え、上記電子部品の裏面側に突出する電極と上記裏面側の接続端子とが配線基板の厚み方向においてほぼ同じ高さにある、ことを特徴とする。

【0008】これによれば、コア基板の凹部に実装または内蔵された電子部品の裏面側に突出する電極とコア基板の裏面などに形成した接続端子とが配線基板の厚み方向においてほぼ同じ高さに位置する。この結果、上記電子部品は、当該配線基板自体を搭載するマザーボード側の接続端子と直に接続したり、ハンダバンプやハンダボールなどのみを介する極めて短い距離で導通することができる。従って、上記電子部品に必要な電力をマザーボードなどから直接的に給電できるため、かかる導通経路の電気抵抗やインダクタンスを低減できるなどの電気的特性を安定させることができると共に、上記電子部品を確実に動作させることも可能となる。尚、本発明のコア基板には、単一の絶縁基板からなる形態の他、後述するように、複数の絶縁基板を接着層で接着して積層した形態や、複数の絶縁基板の間に配線層を配置して積層した多層基板の形態も含まれる。また、前記電子部品には、チップコンデンサ、チップ状のインダクタ、抵抗、フィルタなどの受動部品や、トランジスタ、半導体素子、FET、ローノイズアンプ(LNA)などの能動部品も含まれ、あるいはSAWフィルタ、LCフィルタ、アンテナスイッチモジュール、カプラ、ダイプレクサなどが含まれる。

【0009】また、本発明には、前記コア基板の表面上方および裏面下方の少なくとも一方に、複数の配線層および複数の絶縁層を交互に積層したビルドアップ層が形成されていると共に、前記コア基板の裏面側における接続端子は上記裏面側のビルドアップ層の下方に形成されている、配線基板(請求項2)も含まれる。これによれば、前記凹部に実装または内蔵された電子部品は、その表面側の電極から前記電子部品接続配線を介して、コア基板の表面上方のビルドアップ層と導通され、且つ上記電子部品接続配線およびコア基板の表面に形成した配線層などを介して裏面下方のビルドアップ層と導通される。しかも、当該電子部品への給電は前述したように、その裏面側の電極を通じて直に行われるため、電子部品

と各ビルドアップ層内の配線層との導通を一層安定して取ることが可能となる。

【0010】更に、本発明には、前記コア基板の裏面またはかかる裏面側に形成した接続端子および前記電子部品の裏面側に突出する電極には、先端の位置がほぼ同じとなる導体ピンがそれぞれ接続されている、配線基板(請求項3)も含まれる。これによれば、導体ピンを介してマザーボードのようなプリント配線基板の他、これらとの間を中継するインターポーザとも容易に接続して確実に導通を取ることができる。尚、上記各導体ピンの先端の位置は、配線基板の厚み方向においてほぼ同じ高さの位置させることが望ましい。また、かかる導体ピンは、銅系または鉄系合金からなり、上記接続端子や電極の表面とハンダなどの低融点合金を介して接続される。

【0011】付言すれば、本発明には、前記電子部品は、埋込樹脂を介して前記コア基板の凹部に内蔵されている、配線基板を含むことも可能である。これによる場合、凹部に実装した電子部品を更に埋込樹脂に埋設して強固に内蔵できるため、当該電子部品の動作を一層確実に成しめることが可能となる。尚、埋込樹脂は、その表面に電子部品における裏面側の電極が突出するようにして、凹部に充填される。また、かかる埋込樹脂の表面下方には、コア基板の裏面側に形成するソルダーレジスト層が位置し、電子部品における裏面側の電極は、上記ソルダーレジスト層を貫通する開口部の底面に露出するように接続される。

【0012】加えて、本発明には、前記コア基板は、第1の絶縁基板と予め凹部を有するかまたは追って凹部を形成される第2の絶縁基板とを積層した接着したものである、配線基板を含むことも可能である。これによる場合、電子部品における表面側の電極と接続する前記電子部品接続配線を第1の絶縁基板の裏面に容易に形成でき、且つ追って凹部となる貫通孔を穿孔した第2の絶縁基板と積層することにより、裏面側に開口する凹部を有するコア基板を形成することが可能となる。また、第1の絶縁基板と第2の絶縁基板と間にて接着層を挟んだ位置に一对の配線層を配置して積層することにより、内部配線の密度も高めることが可能となる。

【0013】

【発明の実施の形態】以下において、本発明の実施に好適な形態を図面と共に説明する。図1は、本発明の1形態である配線基板1における主要部の断面を示す。配線基板1は、図1に示すように、コア基板2と、その表面3および裏面4に形成した銅メッキ製の配線層18、17と、コア基板2の表面3上方に形成したビルドアップ層BUと、コア基板2において、その裏面4側に開口する凹部8内に実装したチップコンデンサ(電子部品)10と、を備えている。コア基板2は、約800μmの厚みのガラス-エポキシ系樹脂からなり、その裏面4の中央部をルータ(座ぐり)加工することにより、図1に示すよ

うに、平面視ではほぼ正方形を呈し且つ縦14mm×横14mmで且つ深さ約500μmの凹部8を裏面4側に開設している。

【0014】図1の左右に示すように、コア基板2における凹部8の周辺部には、その表面3と裏面4と間に直径約150μmのスルーホール5が複数貫通し、その内側に銅メッキ製で厚み数10μmの長いスルーホール導体6およびエポキシ系樹脂にシリカフィラなどの無機フィラを含有した充填樹脂7が形成されている。また、図1の中央に示すように、コア基板2における凹部8の真上の位置には、直径約100μmのスルーホール13が複数貫通し、その内側に銅メッキ製で上記同様のスルーホール導体14および充填樹脂15が形成されている。かかるスルーホール導体14の下端には、凹部8の底面(天井面)に位置する電子部品接続配線16が形成されている。

【0015】更に、図1に示すように、コア基板2の表面3には、上記スルーホール導体6、14の上端と接続する所定パターンの配線層18が形成され、これらの上方に絶縁層20、26、30および銅メッキ製で所定パターンの配線層24、32を交互に積層したビルドアップ層BUが形成される。配線層18、24、32間には、これらを接続する銅メッキ製のフィールドビア導体22、28が絶縁層20、26に形成されている。尚、絶縁層20、26は、厚みが約30μmでエポキシ系樹脂にシリカフィラを含有した絶縁材で、最上層の絶縁層(ソルダーレジスト層)30は厚みが約25μmの上記同様の素材からなる絶縁材である。また、配線層18などの厚みは、約15μmである。

【0016】また、図1に示すように、最上層の配線層32には、最上層の絶縁層30の表面(第1主面)34に開口する複数の開口部が形成され、それらの底面に露出する配線(パッド)上には、複数のハンダバンプ36が第1主面34よりも高く突出して個別に形成される。かかるバンプ36は、図1に示すように、配線基板1の第1主面34の上に実装されるICチップ(半導体素子)38の底面に形成される図示しない複数の接続端子と個別に接続される。尚、ハンダバンプ36は、Sn-Ag系、Pb-Sn系、Sn-Ag-Cu系、Sn-Cu系、Sn-Zn系などの低融点合金からなる。また、複数のハンダバンプ36とICチップ38の接続端子とは、図示しないアンダーフィル材により埋設され且つ保護される。

【0017】更に、凹部8には、複数のチップコンデンサ(電子部品)10が挿入され、且つハンダ9を介して前記電子部品接続配線16に接続して実装される。かかるコンデンサ10は、両側面の上端(表面3側)に突出する電極11と下端(裏面4側)に突出する電極12を図1の前後方向に沿って複数有し、例えばチタン酸バリウムを主成分とする誘電体層および内部電極となるNi層を交

互に積層したセラミックスコンデンサで、その寸法は3.2mm×1.6mm×0.7mmである。かかるコンデンサ10における下端の電極12は、コア基板2の裏面4に形成される配線層17と厚み方向においてほぼ同じ高さの位置になるように、当該コンデンサ10がハンダ9を介して電子部品接続配線16と接続される。かかる裏面4側の電極12の表面には、図1に示すように、ハンダバンプ31が個別に形成される。尚、上記ハンダ9も低融点の合金(Sn-Sb系ハンダ)からなる。

【0018】また、図1に示すように、コア基板2の裏面4で凹部8を除いた位置には、前記スルーホール導体6の下端と接続し且つ所定パターンを有する銅メッキ製の配線層17が形成されている。かかる配線層17の表面は、前記チップコンデンサ10の裏面側の電極12の表面と厚み方向ではほぼ同じ高さの位置にある。配線層17および裏面4の下側には、凹部8の真下を除き、前記同様の厚みを有する絶縁層(ソルダーレジスト)19が形成され、且つ所定の位置には第2主面21側に開口する開口部25が形成されている。かかる開口部25の底面には、配線層17から延びた接続端子(配線)27が露出する。

【0019】接続端子27は、表面にNiおよびAuメッキが被覆され、当該配線基板1自体を搭載する図示しないマザーボードなどのプリント基板との接続に活用される。更に、かかる接続端子27の表面には、図1に示すように、ハンダバンプ29が形成される。かかるハンダバンプ29は、前記ハンダバンプ31と、配線基板1の厚み方向において、ほぼ同じ高さになり且つ第2主面21よりも下側に突出して形成される。尚、接続端子27やチップコンデンサ10の電極12の表面には、後述する銅系または鉄系合金からなる導体ピンを接合しても良い。また、ハンダバンプ29、31も前記同様の低融点合金からなる。

【0020】以上のような配線基板1によれば、凹部8に実装された複数のチップコンデンサ10は、その裏面4側に突出する電極12が、コア基板2の裏面4に位置する接続端子27と、厚み方向ではほぼ同じ高さにあるため、これらの表面に形成するハンダバンプ29、31の高さがほぼ同じになる。このため、配線基板1を図示しないマザーボード上に搭載して実装した際、各チップコンデンサ10は、電極12およびハンダバンプ31を介した極めて短い距離で、かかるマザーボードと導通できる。この結果、かかる導通経路における抵抗やインダクタンスを低減できるため、各チップコンデンサ10への給電を確実に行うことができる。

【0021】また、第1主面34側のハンダバンプ36は、チップコンデンサ10を経る導通経路およびスルーホール導体6を経る導通経路を介して、マザーボードなどと接続できるため、そのピッチ(軸心間の距離)を小さくでき、多数の接続端子を有するICチップ38も容易

に実装することができる。しかも、チップコンデンサ10は、配線層18、24、32、ハンダバンプ36などを介して、ICチップ38とも比較的短い距離で導通することができる。従って、チップコンデンサ10の動作を確実に成しめ、且つ内部の電気的特性が安定した配線基板1とすることができる。

【0022】図2は、配線基板1の応用形態である配線基板1aの主要部の断面を示す。配線基板1aは、図2に示すように、多層基板のコア基板Kと、その表面3および裏面4に形成した銅メッキ製の配線層18、17と、コア基板Kの表面3上方に形成したビルドアップ層BUと、コア基板Kにおいて、その裏面4側に開口する凹部8内に実装したチップコンデンサ(電子部品)10と、を備えている。コア基板Kは、前記同様の材質からなり厚みが約250μmで比較的薄肉の第1の絶縁基板2aと、厚みが約500μmで比較的厚肉の第2の絶縁基板2bとを、厚み約60μmのブリブレイグ(接着層)23を介して、厚み方向に積層して接着した多層基板である。図2に示すように、第1の絶縁基板2aの裏面3aと第2の絶縁基板2bの表面4aには、上記ブリブレイグ23を挟んだ位置に所定パターンの配線層33、35が予め形成されている。かかる配線層33、35は、コア基板Kを貫通するスルーホール導体6と、その中間で接続される。

【0023】図2に示すように、コア基板Kの表面上方は、前記配線基板1と同様に、配線層18、ビルドアップ層BUを形成する絶縁層20、26、30、配線層24、32、およびビア導体22、28が形成されると共に、第1主面34よりも高く突出する複数のハンダバンプ36によりICチップ38を実装可能としている。また、コア基板Kにおける第2の絶縁基板2bには、裏面4側に開口する前記同様の凹部8が穿設され、その底面に位置する電子部品接続配線16にハンダ9を介してチップコンデンサ10が実装される。凹部8の真上における第1の絶縁基板2aには、前記同様のスルーホール導体14などが形成され、凹部8を除いた周辺部には、前記同様のスルーホール導体6などが形成されている。尚、凹部8は、第2の絶縁基板2bに予め穿孔した同じ寸法の貫通孔を活用することによって形成される。

【0024】更に、図2に示すように、コア基板Kの裏面4には、前記同様の配線層17およびチップコンデンサ10の電極12と同じ高さに位置する接続端子27が形成され、かかる端子27は、前記同様に絶縁層19に形成した開口部25の底部に露出する。接続端子27とチップコンデンサ10の電極12の表面には、同じ高さのハンダバンプ29、31が第2主面21よりも突出して個別に形成される。以上のような配線基板1aによれば、当該配線基板1aを図示しないマザーボード上に搭載した際、各チップコンデンサ10は、電極12およびハンダバンプ31を介した極めて短い距離で、かかるマ

ザーボードと導通できる。この結果、かかる導通経路における抵抗やインダクタンスを低減できるため、各チップコンデンサ10への給電を確実に行うことができる。また、前記に加えて、ハンダバンプ29を介して、スルーホール導体6の中間と接続する配線層33、35とマザーボードとを導通することもできる。しかも、チップコンデンサ10は、配線層18、24、32などを介して、ICチップ38とも比較的短い距離で導通することができる。従って、チップコンデンサ10の動作が確実に行き、且つ内部の電気的特性が安定した配線基板1aとなる。

【0025】図3は、配線基板1aの応用形態である配線基板1bの主要部の断面を示す。配線基板1bも、図3に示すように、多層基板のコア基板Kと、その表面3および裏面4に形成した銅メッキ製の配線層18、17と、コア基板Kの表面3上方に形成したビルドアップ層BUと、コア基板Kにおいて裏面4側に開口する凹部8内に実装したチップコンデンサ(電子部品)10と、を備えている。コア基板Kは、前記同様の第1の絶縁基板2aと第2の絶縁基板2bとを、ブリブレイグ(接着層)23を介して、厚み方向に積層して接着した多層基板であり、厚み方向の中間に前記と同じ配線層33、35を内設している。

【0026】図3に示すように、第2の絶縁基板2bの凹部8には複数のチップコンデンサ10が前記同様に実装され、各コンデンサ10は下端側の電極12を除いてエポキシ系の埋込樹脂Mに埋設されることで、当該凹部8に内蔵されている。前記同様に電極12の表面は、コア基板Kの裏面4に形成した配線層17および接続端子27の表面と厚み方向にてほぼ同じ高さの位置にある。尚、埋込樹脂Mは、溶けた樹脂を凹部8に充填し且つ加熱して固化した後、その表面を研磨されている。また、図3に示すように、コア基板Kの表面3の上方には、前記同様の配線層18やビルドアップ層BUなどが形成される。更に、コア基板Kの裏面4の下方には、前記同様の配線層17、接続端子27、絶縁層(ソルダーレジスト層)19などが形成されている。尚、絶縁層19は、埋込樹脂Mの下側にも形成され、且つチップコンデンサ10の電極12を底部に露出する開口部25が形成される。

【0027】そして、チップコンデンサ10で裏面4側に突出する電極12の表面に、接続端子27の表面に形成したハンダバンプ29とほぼ同じ高さのハンダバンプ31が第2主面21よりも下側に突出して形成される。以上のような配線基板1bによれば、前記配線基板1aの利点に加え、チップコンデンサ10を凹部8に埋込樹脂Mを介して強固に内蔵でき、その動作を一層確実に発揮させることが可能となる。尚、前記配線基板1、1aの凹部8にも、上記と同様に埋込樹脂Mを充填してチップコンデンサ10を内蔵させることもできる。



【0028】図4は、配線基板1aの応用形態である配線基板1cの所要部の断面を示す。配線基板1cも、図4に示すように、多層基板のコア基板Kと、その表面3および裏面4に形成した銅メッキ製の配線層18、17と、コア基板Kの表面3上方に形成したビルドアップ層BUと、コア基板Kにおいて裏面4側に開口する凹部8内に実装したチップコンデンサ(電子部品)10と、を備えている。コア基板Kは、前記同様の第1の絶縁基板2aと第2の絶縁基板2bとを、プリブレグ23を介して接着した多層基板であり、前記と同じ配線層33、35を内設している。

【0029】図4に示すように、コア基板Kの凹部8には複数のチップコンデンサ10が前記同様に実装され、且つ各コンデンサ10の裏面4側に突出する電極12の表面は、コア基板Kの裏面4に形成した配線層17および接続端子27の表面と厚み方向においてほぼ同じ高さの位置にある。また、コア基板Kの表面3の上方には、前記同様の配線層18やビルドアップ層BUなどが形成され、且つコア基板Kの裏面4の下方には、前記同様の配線層17、接続端子27、絶縁層(ソルダーレジスト層)19などが形成されている。

【0030】図4に示すように、絶縁層19の開口部25の底部に露出する接続端子27の表面には、銅合金(Cu-2.3wt%Fe-0.03wt%P)からなる導体ピン39の基端部が、前記同様の低融点合金からなるハンダ37を介して厚み方向に沿って接続されている。また、各チップコンデンサ10の下端(裏面4側)の電極12の表面にも、ハンダ37を介して導体ピン39が同様に接続される。これらの導体ピン39は、先端を配線基板1cの厚み方向において、ほぼ同じ位置に揃えられている。

【0031】以上のような配線基板1cによれば、前記配線基板1aの利点に加え、チップコンデンサ10の電極12や接続端子27の表面に導体ピン39を接続しているため、これらを介してマザーボードのようなプリント基板の他、かかるマザーボードとの間を中継するインターポーザとも容易に接続して確実に導通を取ることができる。尚、配線基板1cのコア基板Kにおける凹部8にも、上記と同様に埋込樹脂Mを充填してチップコンデンサ10を内蔵させることもできる。

【0032】図5は、異なる形態の配線基板40における主要部の断面を示す。配線基板40は、図5に示すように、多層基板のコア基板Kと、その表面42および裏面46に形成した銅メッキ製の配線層60、61と、コア基板Kの表面42上方に形成したビルドアップ層BU1と、コア基板Kの裏面46下方に形成したビルドアップ層BU2と、を含む。コア基板Kは、前記同様の材質からなり厚みが約250μmの比較的薄肉の第1の絶縁基板41と、厚みが約500μmの比較的厚肉の第2の絶縁基板44とを、厚み約60μmのプリブレグ(接着

層)47を介して、厚み方向に積層して接着した多層基板である。図5に示すように、第1の絶縁基板41の裏面43と第2の絶縁基板44の表面45には、上記プリブレグ47を挟んだ位置に所定パターンの配線層48、49が予め形成されている。かかる配線層48、49は、後述するスルーホール導体55と、その中間で接続される。

【0033】また、コア基板Kにおける第2の絶縁基板44は、図5に示すように、その裏面46側に開口し且つビルドアップ層BU2を貫通して配線基板40の第2主面75a側に開口する凹部Hが形成され、かかる凹部H内に前記同様に複数のチップコンデンサ(電子部品)50が実装されている。かかるチップコンデンサ50も、表面44側に突出する複数の電極51と裏面46側に突出する複数の電極52とを有するセラミックコンデンサである。尚、かかる電極52の表面には、第2主面75aよりも下側に突出するハンダバンプ79aが個別に形成される。

【0034】図5の中央に示すように、コア基板Kにおける凹部Hの真上の位置には、直径約100μmのスルーホール57が複数貫通し、その内側に銅メッキ製のスルーホール導体58および充填樹脂59が形成されている。かかるスルーホール導体58の下端には、凹部Hの底面(天井面)に位置する電子部品接続配線53が接続されている。かかる配線53にハンダ9を介して、チップコンデンサ50の電極51を接続することにより、かかるコンデンサ50を凹部Hに実装している。また、図5の左右に示すように、コア基板Kにおける凹部Hの周辺部には、その表面42と裏面46と間に前記同様のスルーホール54が複数貫通し、その内側に銅メッキ製で前記同様の長いスルーホール導体55および充填樹脂56が形成されている。かかるスルーホール導体55の中間には、前記配線層48、49が接続される。

【0035】更に、図5に示すように、コア基板Kの表面42には、上記スルーホール導体55、58の上端と接続する所定パターンの配線層60が形成され、これらの上に絶縁層62、68、74と銅メッキ製で所定パターンの配線層66、72とを交互に積層したビルドアップ層BU1が形成されている。配線層60、66、72間には、これらを接続する銅メッキ製のフィルドビア導体64、70が絶縁層62、68に形成されている。

【0036】また、図5に示すように、最上層の配線層72には、最上層の絶縁層74の表面(第1主面)74aに開口する複数の開口部が形成され、それらの底面に露出する配線層72から延びた配線(パッド)上には、複数のハンダバンプ76が第1主面74aよりも高く突出して個別に形成される。ハンダバンプ76は、図5に示すように、配線基板40の第1主面74a上に実装されるICチップ(半導体素子)78の底面に形成される図示しない複数の接続端子と個別に接続される。尚、ハンダバ

ンプ76も、Sn-Ag系、Pb-Sn系、Sn-Ag-Cu系、Sn-Cu系、Sn-Zn系などの低融点合金からなる。また、複数のハンダバンプ76とのICチップ78接続端子とは、図示しないアンダーフィル材により埋設され且つ保護される。

【0037】更に、図5に示すように、コア基板Kの裏面46には、上記スルーホール導体55の下端と接続する所定パターンの配線層61が形成され、これらの下方に絶縁層63、69、75と銅メッキ製で所定パターンの配線層67、73とを交互に積層したビルドアップ層BU2が形成される。配線層61、67、73間には、これらを接続するフィールドビア導体65、71が絶縁層63、69に形成されている。尚、絶縁層63、69は、厚みが約30μmでエポキシ系樹脂にシリカフィラを含有した絶縁材で、最下層の絶縁層(ソルダーレジスト層)75は厚みが約25μmの上記同様の素材からなる絶縁材である。

【0038】図5に示すように、絶縁層75には、第2主面75a側に開口する開口部75bが形成され、その底部に配線層73から延びた接続端子(配線)77が露出する。かかる端子77は、表面にNiおよびAuメッキが被覆され、配線基板40自体を搭載する図示しないマザーボードなどのプリント基板との接続に活用される。かかる接続端子77の表面は、凹部Hに実装されたチップコンデンサ50の裏面46側に突出する電極52の表面と、厚み方向でほぼ同じ高さの位置にある。更に、接続端子77の表面には、図5に示すように、ハンダバンプ79が形成される。かかるバンプ79は、前記電極52に形成したハンダバンプ79aと、配線基板40の厚み方向において、ほぼ同じ高さになり且つ第2主面75aよりも下側に突出して形成される。尚、ハンダバンプ79、79aも前記同様の低融点合金からなる。

【0039】尚、凹部Hは、コア基板Kの裏面46下方にビルドアップ層BU2などを形成した後、第2主面75a側からコア基板Kにおける第2の絶縁基板44に向けてルータ(座ぐり)加工を施して穿設される。あるいは、第2の絶縁基板44に予め凹部(貫通孔)Hを穿設し且つそこに図示しない充填樹脂を充填した後、かかる充填樹脂の下方にビルドアップ層BU2などを形成してから、上記同様のルータ加工を施すことにより形成しても良い。以上のような配線基板40によれば、凹部Hに実装した複数のチップコンデンサ50の下端に突出する電極52と、コア基板Kの裏面46の下方で且つビルドアップ層BU2の第2主面75a寄りに位置する裏面46側の接続端子27とは、厚み方向においてほぼ同じ高さにある。従って、これらの表面に形成されるハンダバンプ79、79aの高さもほぼ同じになる。

【0040】このため、配線基板40を図示しないマザーボード上に搭載して実装した際、各チップコンデンサ50は、電極52およびハンダバンプ79aを介した極

めて短い距離で、かかるマザーボードと導通できる。この結果、かかる導通経路における抵抗やインダクタンスを低減できるため、各チップコンデンサ50への給電を確実に行うことができる。更に、第1主面74a側のハンダバンプ76は、チップコンデンサ50を経る導通経路およびスルーホール導体55経る導通経路を介して、マザーボードなどと接続できるため、そのピッチ(軸心間の距離)を小さくでき、多数の接続端子を有するICチップ78を容易に実装できる。

【0041】しかも、チップコンデンサ50は、ビルドアップ層BU1やハンダバンプ76などを介して、ICチップ78と比較的短い距離で導通することができる。従って、チップコンデンサ50の動作を確実に成しめ、且つ内部の電気的特性が安定した配線基板40とすることができる。尚、接続端子77やチップコンデンサ50の電極52の表面には、ハンダバンプ79、79aに替えて、前述した銅系または鉄系合金からなる導体ピン39を接合しても良い。また、凹部Hに前記埋込樹脂Mを充填し、上記コンデンサ50を当該凹部Hに内蔵しても良い。

【0042】本発明は、以上において説明した各形態に限定されるものではない。コア基板2やコア基板Kを形成する絶縁基板2a、2bなどの材質は、前記ガラスエポキシ樹脂系の複合材料の他、ビスマレイミド・トリアジン(BT)樹脂、エポキシ樹脂、同様の耐熱性、機械強度、可撓性、加工容易性などを有するガラス織布や、ガラス織布などのガラス繊維とエポキシ樹脂、ポリイミド樹脂、またはBT樹脂などの樹脂との複合材料であるガラス繊維-樹脂系の複合材料を用いても良い。あるいは、ポリイミド繊維などの有機繊維と樹脂との複合材料や、連続気孔を有するPTFEなど3次元網目構造のフッ素系樹脂にエポキシ樹脂などの樹脂を含ませた樹脂-樹脂系の複合材料などを用いることも可能である。また、前記配線層18、24、スルーホール導体6などの材質は、前記Cuの他、Ag、Ni、Ni-Au系などにしても良く、あるいは、これら金属のメッキ層を用いず、導電性樹脂を塗布するなどの方法により形成しても良い。

【0043】更に、ビア導体は、前記フィールドビア導体22などでなく、内部が完全に導体で埋まってないコンフォーマルビア導体とすることもできる。あるいは、各ビア導体の軸心をずらしつつ積み重ねるスタッガードの形態でも良いし、途中で平面方向に延びる配線層が介在する形態としても良い。また、前記凹部8などに実装または内蔵する電子部品は、1つのみでも良い。逆に、多数の配線基板1を含む多数個取りの基板(パネル)内における製品単位1個内に、複数の凹部を形成しても良い。更に、複数のチップ状電子部品を互いの側面間で予め接着した電子部品ユニットとし、これを前記凹部内に実装または内蔵することもできるし、互いに異種の電子部品



同士を配線基板の同じ凹部に併せて実装または内蔵することも可能である。尚、凹部に前記埋込樹脂Mを充填して電子部品を内蔵する形態では、かかる凹部の内壁や底面に、シラン系、チタン系、またはアルミニウム系のカップリング剤を予め塗布しておくことにより、上記樹脂Mとの密着性を高められる。

【0044】

【発明の効果】 以上のような本発明の配線基板(請求項1)によれば、コア基板の凹部に実装または内蔵された電子部品の裏面側に突出する電極とコア基板の裏面などに形成した接続端子とが配線基板の厚み方向においてほぼ同じ高さに位置する。この結果、かかる電子部品は、マザーボード側の接続端子と直に接続したり、短い距離で導通することができる。従って、電子部品に必要な電力をマザーボードなどから直接的に給電できるため、かかる導通経路の電気抵抗やインダクタンスを低減できるなど電気的特性を安定させ得、電子部品を確実に動作させることができる。

【0045】 また、請求項2の配線基板によれば、前記凹部に実装または内蔵した電子部品は、その表面側の電極からコア基板の表面上方のビルドアップ層と導通され、且つ上記電子部品接続配線およびコア基板の表面に形成した配線層などを介して裏面下方のビルドアップ層とも導通される。しかも、かかる電子部品への給電は前述したように、その裏面側の電極を通じて直に行われるため、当該電子部品とビルドアップ層内の配線層との導通を一層安定して取ることができる。更に、請求項3の配線基板によれば、導体ピンを介してマザーボードのようなプリント基板の他、これらとの間を中継するインターポーザとも容易に接続して確実に導通を取ることがで

\* きる。

【図面の簡単な説明】

【図1】 本発明における1形態の配線基板における主要部を示す断面図。

【図2】 図1の配線基板の応用形態である配線基板の主要部を示す断面図。

【図3】 図2の配線基板の応用形態である配線基板の主要部を示す断面図。

【図4】 図2の配線基板の更に異なる応用形態である配線基板の主要部を示す断面図。

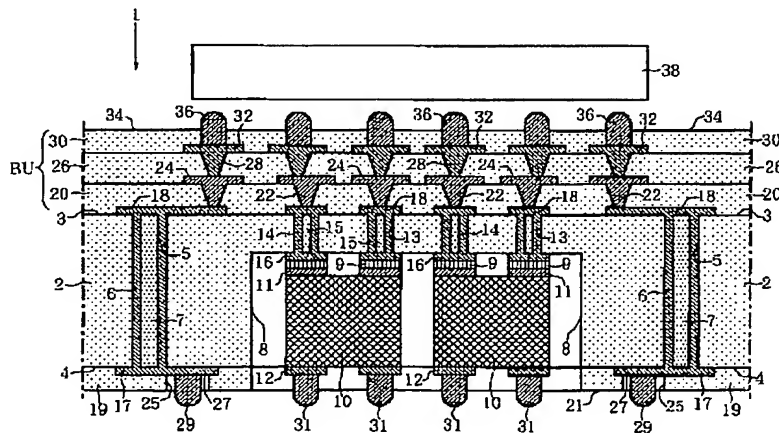
【図5】 本発明の異なる形態の配線基板における主要部を示す断面図。

【図6】 従来の配線基板における主要部を示す断面図。

【符号の説明】

1, 1a~1c, 40	配線基板
2, K	コア基板
2a, 41	第1の絶縁基板
2b, 44	第2の絶縁基板
3, 42	表面
4, 46	裏面
8, H	凹部
10, 50	チップコンデンサ (電子部品)
11, 12, 51, 52	電極
20, 26, 30, 62, 68, 74	絶縁層
24, 32, 66, 72	配線層
27, 77	接続端子
39	導体ピン
BU, BU1, BU2	ビルドアップ層
M	埋込樹脂

【図1】



[illegible][illegible]

[illegible]

F ターム(参考) 5E346 AA06 CC04 CC09 CC32 DD22  
DD32 EE33 FF07 GG15 GG17  
GG25 HH02 HH07

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**